

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-050738

(43)Date of publication of application : 15.02.2002

(51)Int.Cl. H01L 25/065  
H01L 25/07  
H01L 25/18  
H01L 23/12

(21)Application number : 2000-236811

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 04.08.2000

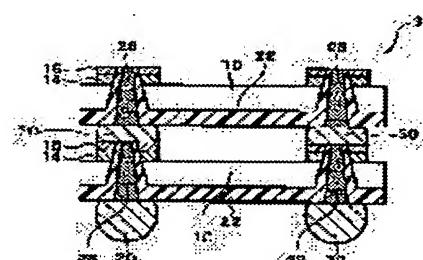
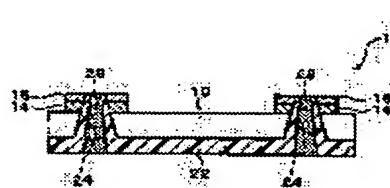
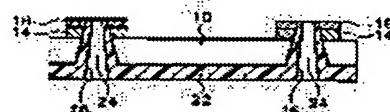
(72)Inventor : KURASHIMA YOHEI  
UMETSU KAZUNARI  
ITO HARUKI

## (54) SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE SAME, CIRCUIT BOARD, AND ELECTRONIC APPARATUS

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device and method of manufacturing the same, circuit board, and electronic apparatus, where electrical connections can be established easily with high reliability.

**SOLUTION:** The method of manufacturing the semiconductor device includes a first process of forming first through-holes 18 at places where electrodes 14 are formed, in a semiconductor element 10 provided with the electrodes; a second process of providing an insulating material 22 in a region, including the inside parts of the first through-holes 18, so that second through holes 24 which pass through the insulating material 22 are formed; and a third process of providing a conductive member 28 inside the first through-holes 18 so that it passes through the second through-holes 24.



### LEGAL STATUS

[Date of request for examination] 09.02.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-50738

(P2002-50738A)

(43)公開日 平成14年2月15日 (2002.2.15)

(51)Int.Cl.<sup>7</sup>  
H 01 L 25/065  
25/07  
25/18  
23/12

識別記号  
H 01 L 23/12  
25/08  
5 0 1

F I  
H 01 L 23/12  
25/08

テマコード(参考)  
5 0 1 C  
Z

審査請求 未請求 請求項の数26 OL (全 13 頁)

(21)出願番号 特願2000-236811(P2000-236811)

(22)出願日 平成12年8月4日 (2000.8.4)

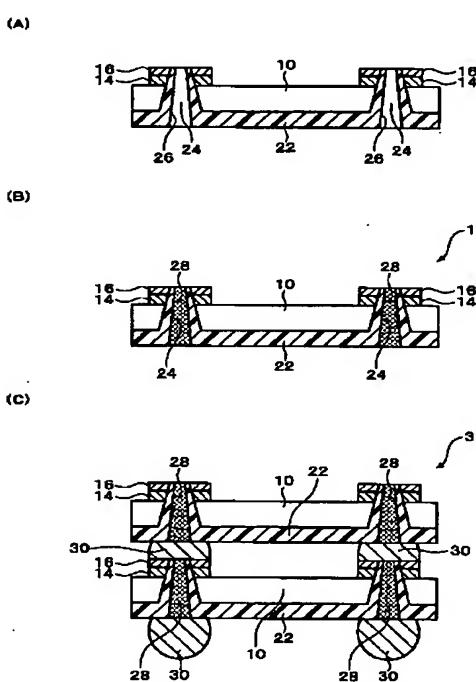
(71)出願人 000002369  
セイコーエプソン株式会社  
東京都新宿区西新宿2丁目4番1号  
(72)発明者 倉島 羊平  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
(72)発明者 梅津 一成  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
(72)発明者 伊東 春樹  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
(74)代理人 100090479  
弁理士 井上 一 (外2名)

(54)【発明の名称】 半導体装置及びその製造方法、回路基板並びに電子機器

(57)【要約】

【課題】 電気的な接続を高い信頼性を以て、容易に図ることができる半導体装置及びその製造方法、回路基板並びに電子機器を提供することにある。

【解決手段】 半導体装置の製造方法は、電極14を有する半導体素子10に、前記電極14の位置で貫通する第1の貫通穴18を形成する第1工程と、前記第1の貫通穴18の内側を含む領域に、絶縁材料22を、前記絶縁材料22を貫通する第2の貫通穴24を備えるように設ける第2工程と、前記第1の貫通穴18の内側で、前記絶縁材料22を貫通する第2の貫通穴24を通るように導電部材28を設ける第3工程と、を含む。



## 【特許請求の範囲】

【請求項1】 電極を有する半導体素子に、前記電極の位置で貫通する第1の貫通穴を形成する第1工程と、前記第1の貫通穴の内側を含む領域に、絶縁材料を、前記絶縁材料を貫通する第2の貫通穴を備えるように設ける第2工程と、前記第1の貫通穴の内側で、少なくとも前記絶縁材料を貫通する第2の貫通穴内に導電部材を設ける第3工程と、を含む半導体装置の製造方法。

【請求項2】 請求項1記載の方法で製造された複数の半導体装置を積層し、上下の前記半導体素子を、前記導電部材を介して電気的に接続する工程をさらに含む半導体装置の製造方法。

【請求項3】 電極を有する第1及び第2の半導体素子に、前記電極の位置で貫通する第1の貫通穴を形成する第1工程と、前記第1の貫通穴の内側を含む領域に、絶縁材料を、前記絶縁材料を貫通する第2の貫通穴を備えるように設ける第2工程と、前記第1の半導体素子の前記電極に導電部材を電気的に接続して設け、前記第2の半導体素子における前記第2の貫通穴に前記導電部材を嵌め込むとともに、前記第1及び第2の半導体素子を積み重ねる第3工程と、を含む半導体装置の製造方法。

【請求項4】 請求項1から請求項3のいずれかに記載の半導体装置の製造方法において、前記第2工程で、前記絶縁材料を、前記半導体素子における前記電極が形成された面とは反対の面を覆って設ける半導体装置の製造方法。

【請求項5】 請求項2又は請求項3のいずれかを引用する請求項4記載の半導体装置の製造方法において、前記絶縁材料は、樹脂からなり、

複数の前記半導体素子を、前記樹脂を接着剤として貼り合わせ、

前記樹脂を加熱して、前記樹脂の硬化収縮を完了させることによって、前記導電部材と前記電極とを電気的に接続する半導体装置の製造方法。

【請求項6】 請求項5記載の半導体装置の製造方法において、

複数の前記半導体素子を貼り合わせる前に、前記樹脂を加熱してその接着力を発現させる半導体装置の製造方法。

【請求項7】 請求項1から請求項6のいずれかに記載の半導体装置の製造方法において、前記絶縁材料は、樹脂からなり、

前記第2工程で、前記樹脂を塗布して設ける半導体装置の製造方法。

【請求項8】 請求項1から請求項7のいずれかに記載の半導体装置の製造方法において、

前記第2工程で、前記絶縁材料を前記第1の貫通穴を埋めて設け、前記第1の貫通穴の内側に、前記第1の貫通穴よりも小さい径で前記絶縁材料を貫通するよう前記第2の貫通穴を形成する半導体装置の製造方法。

【請求項9】 請求項1から請求項8のいずれかに記載の半導体装置の製造方法において、前記導電部材は、導電ペーストであり、前記第3工程で、前記導電ペーストを前記第2の貫通穴に充填させる半導体装置の製造方法。

10 【請求項10】 請求項3記載の半導体装置の製造方法において、前記導電部材はバンプであり、前記第3工程で、前記バンプの少なくとも一部を、前記第2の半導体素子における前記第2の貫通穴に嵌め込む半導体装置の製造方法。

【請求項11】 請求項10記載の半導体装置の製造方法において、前記バンプは、複数が積層してなる半導体装置の製造方法。

20 【請求項12】 請求項10又は請求項11に記載の半導体装置の製造方法において、前記第3工程の後に、前記バンプを溶融させて前記第2の貫通穴に充填させる半導体装置の製造方法。

【請求項13】 請求項1から請求項12のいずれかに記載の半導体装置の製造方法において、前記第2の貫通穴を、前記半導体素子の前記電極に近づくに従って小さくなるテーパを付して形成する半導体装置の製造方法。

【請求項14】 請求項1から請求項12のいずれかに記載の半導体装置の製造方法において、前記第2の貫通穴を、前記半導体素子の前記電極から離れるに従って小さくなるテーパを付して形成する半導体装置の製造方法。

【請求項15】 請求項1から請求項14のいずれかに記載の半導体装置の製造方法において、前記第1の貫通穴又は前記第2の貫通穴の少なくともいずれか一方をレーザビームで形成する半導体装置の製造方法。

【請求項16】 請求項15記載の半導体装置の製造方法において、前記レーザビームを、前記半導体素子の前記電極が形成された面とは反対の面から照射する半導体装置の製造方法。

【請求項17】 請求項1から請求項16のいずれかに記載の半導体装置の製造方法によって製造されてなる半導体装置。

【請求項18】 電極を有し、前記電極の位置に貫通穴が形成された半導体素子と、前記貫通穴の内面を含む領域に設けられた絶縁材料と、  
50 前記貫通穴の中心軸を通るように設けられた導電部材

と、  
を含む半導体装置。

【請求項19】 請求項18記載の半導体装置において、  
前記導電部材は、前記貫通穴を埋めて設けられてなる半導体装置。

【請求項20】 請求項18又は請求項19に記載の半導体装置において、  
前記貫通穴は、前記半導体素子の前記電極に近づくに従って小さくなるテーパが付されてなる半導体装置。

【請求項21】 請求項18又は請求項19に記載の半導体装置において、  
前記貫通穴は、前記半導体素子の前記電極から離れるに従って小さくなるテーパが付されてなる半導体装置。

【請求項22】 請求項18から請求項21のいずれかに記載の半導体装置において、  
前記絶縁材料は、前記導電部材を露出させるとともに、前記半導体素子における前記電極が形成された面とは反対の面を覆って設けられてなる半導体装置。

【請求項23】 請求項18から請求項22のいずれかに記載の半導体装置において、  
前記導電部材は、前記半導体素子における前記電極が形成された面とは反対側で、一部において前記貫通穴の外側に突出してなる半導体装置。

【請求項24】 請求項18から請求項23のいずれかに記載の半導体装置が積層され、上下の前記半導体素子が前記導電部材によって電気的に接続されてなる半導体装置。

【請求項25】 請求項17から請求項24のいずれかに記載の半導体装置が搭載された回路基板。

【請求項26】 請求項17から請求項24のいずれかに記載の半導体装置を有する電子機器。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】 本発明は、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

##### 【0002】

【発明の背景】 近年、複数の半導体チップを積み重ねたスタック構造の半導体装置が開発されている。その多くは、半導体チップの電極にワイヤ又はリードをボンディングして電気的な接続を図ったものであったが、ワイヤ等を設けたために小型化に限界があった。

【0003】 本発明は、この問題点を解決するものであり、その目的は、電気的な接続を高い信頼性を以て、容易に図ができる半導体装置及びその製造方法、回路基板並びに電子機器を提供することにある。

##### 【0004】

【課題を解決するための手段】 (1) 本発明に係る半導体装置の製造方法は、電極を有する半導体素子に、前記電極の位置で貫通する第1の貫通穴を形成する第1工程

と、前記第1の貫通穴の内側を含む領域に、絶縁材料を、前記絶縁材料を貫通する第2の貫通穴を備えるように設ける第2工程と、前記第1の貫通穴の内側で、少なくとも前記絶縁材料を貫通する第2の貫通穴内に導電部材を設ける第3工程と、を含む。

【0005】 本発明によれば、半導体素子の第2の貫通穴に導電部材を設けるだけで、半導体素子の一方の面と他方の面との電気的接続を図る。導電部材は、絶縁材料を貫通する第2の貫通穴に設けるので、半導体素子と導電部材との絶縁を容易に図ることができる。

【0006】 (2) この半導体装置の製造方法において、上記方法で製造された複数の半導体装置を積層し、上下の前記半導体素子を、前記導電部材を介して電気的に接続する工程をさらに含んでもよい。

【0007】 これによれば、半導体素子を貫通する導電部材によって、複数の半導体装置を電気的に接続する。これによって、最小の大きさで、例えば、3段以上のスタック構造の半導体装置を容易に製造できる。

【0008】 (3) 本発明に係る半導体装置の製造方法20は、電極を有する第1及び第2の半導体素子に、前記電極の位置で貫通する第1の貫通穴を形成する第1工程と、前記第1の貫通穴の内側を含む領域に、絶縁材料を、前記絶縁材料を貫通する第2の貫通穴を備えるように設ける第2工程と、前記第1の半導体素子の前記電極に導電部材を電気的に接続して設け、前記第2の半導体素子における前記第2の貫通穴に前記導電部材を嵌め込むとともに、前記第1及び第2の半導体素子を積み重ねる第3工程と、を含む。

【0009】 本発明によれば、複数の半導体素子を積層構造に組み立てるとともに、個々の半導体素子の両面の電気的導通を図ることができる。したがって、製造工程の簡略化が図れる。導電部材は、絶縁材料を貫通する第2の貫通穴に設けるので、半導体素子と導電部材との絶縁を容易に図ることができる。

【0010】 (4) この半導体装置の製造方法において、前記第2工程で、前記絶縁材料を、前記半導体素子における前記電極が形成された面とは反対の面を覆って設けてよい。

【0011】 これによれば、絶縁材料を、半導体素子の面を覆って設ければよいので、容易に設けることができる。また、特に半導体素子が薄い場合に、その後の工程において半導体素子を取り扱いやすくなることができる。さらに、例えば、絶縁材料は、半導体素子の応力緩和層として使用することで、製造途中又は最終製品での半導体装置の信頼性を高めることができる。

【0012】 (5) この半導体装置の製造方法において、前記絶縁材料は、樹脂からなり、複数の前記半導体素子を、前記樹脂を接着剤として貼り合わせ、前記樹脂を加熱して、前記樹脂の硬化収縮を完了させることによって、前記導電部材と前記電極とを電気的に接続しても

よい。

【0013】これによれば、樹脂を接着剤として使用するだけでなく、樹脂の硬化収縮を利用して、上下の半導体素子の電気的接続を行うことができるので、工程の簡略化を図ることができる。

【0014】(6) この半導体装置の製造方法において、複数の前記半導体素子を貼り合わせる前に、前記樹脂を加熱してその接着力を発現させてもよい。

【0015】(7) この半導体装置の製造方法において、前記絶縁材料は、樹脂からなり、前記第2工程で、前記樹脂を塗布して設けてもよい。

【0016】これによれば、樹脂を塗布するだけで絶縁材料を設けるので、半導体素子の取り扱いが容易である。すなわち、特殊な装置を使用せずに、絶縁材料を形成できる。したがって、低コスト、短時間で容易に絶縁材料を形成できる。

【0017】(8) この半導体装置の製造方法において、前記第2工程で、前記絶縁材料を前記第1の貫通穴を埋めて設け、前記第1の貫通穴の内側に、前記第1の貫通穴よりも小さい径で前記絶縁材料を貫通するように前記第2の貫通穴を形成してもよい。

【0018】このように絶縁材料を形成することで、半導体素子と導電部材とを確実に絶縁することができる。すなわち、半導体素子を、電気的にショートさせずに、両面の電気的接続を図ることができる。

【0019】(9) この半導体装置の製造方法において、前記導電部材は、導電ペーストであり、前記第3工程で、前記導電ペーストを前記第2の貫通穴に充填させてもよい。

【0020】これによれば、導電ペーストを、第2の貫通穴を充填させて設けるので、半導体素子の機械的強度を低下させずに両面に電気的接続を図ることができる。

【0021】(10) この半導体装置の製造方法において、前記導電部材はパンプであり、前記第3工程で、前記パンプの少なくとも一部を、前記第2の半導体素子における前記第2の貫通穴に嵌め込んでもよい。

【0022】これによれば、導電部材を確実に第2の貫通穴に設けることができる。

【0023】(11) この半導体装置の製造方法において、前記パンプは、複数が積層してもよい。

【0024】(12) この半導体装置の製造方法において、前記第3工程の後に、前記パンプを融溶させて前記第2の貫通穴に充填させてもよい。

【0025】これによれば、第2の貫通穴を充填するので、半導体素子の機械的強度を高めることができる。

【0026】(13) この半導体装置の製造方法において、前記第2の貫通穴を、前記半導体素子の前記電極に近づくに従って小さくなるテープを付して形成してもよい。

【0027】これによれば、例えば、固体の導電部材

を、第2の貫通穴に嵌め込みやすくすることができる。

【0028】(14) この半導体装置の製造方法において、前記第2の貫通穴を、前記半導体素子の前記電極から離れるに従って小さくなるテープを付して形成してもよい。

【0029】これによれば、第2の貫通穴に設けた導電部材の抜け止めが図れる。

【0030】(15) この半導体装置の製造方法において、前記第1の貫通穴又は前記第2の貫通穴の少なくともいずれか一方をレーザビームで形成してもよい。

【0031】これによれば、半導体素子に細い穴を容易に形成できる。したがって、半導体素子の電極の外形が小さくても、確実に電極の位置に半導体素子を貫通する貫通穴を形成できる。

【0032】(16) この半導体装置の製造方法において、前記レーザビームを、前記半導体素子の前記電極が形成された面とは反対の面から照射してもよい。

【0033】これによれば、レーザビームの使用によって生じる堆積物を、電極に堆積させにくくできる。したがって、容易に貫通穴が形成でき、信頼性の高い半導体素子を形成できる。

【0034】(17) 本発明に係る半導体装置は、上記半導体装置の製造方法によって製造されてなる。

【0035】(18) 本発明に係る半導体装置は、電極を有し、前記電極の位置に貫通穴が形成された半導体素子と、前記貫通穴の内面を含む領域に設けられた絶縁材料と、前記貫通穴の中心軸を通るように設けられた導電部材と、を含む。

【0036】本発明によれば、貫通穴に設けられた導電部材によって、半導体素子の一方の面と他方の面とが電気的に接続される。半導体素子の内部において、両面の導通が図られるので、小型の半導体装置を提供できる。

【0037】(19) この半導体装置において、前記導電部材は、前記貫通穴を埋めて設けられてもよい。

【0038】これによれば、半導体素子の機械的強度を低下させることがない。

【0039】(20) この半導体装置において、前記貫通穴は、前記半導体素子の前記電極に近づくに従って小さくなるテープが付されてもよい。

【0040】(21) この半導体装置において、前記貫通穴は、前記半導体素子の前記電極から離れるに従って小さくなるテープが付されてもよい。

【0041】これによれば、貫通穴に設けられた導電部材の抜け止めが図れる。

【0042】(22) この半導体装置において、前記絶縁材料は、前記導電部材を露出させるとともに、前記半導体素子における前記電極が形成された面とは反対の面を覆って設けられてもよい。

【0043】これによれば、例えば、半導体素子に加えられる応力を緩和することができる。したがって、信頼

性の高い半導体装置を提供できる。

【0044】(23)この半導体装置において、前記導電部材は、前記半導体素子における前記電極が形成された面とは反対側で、一部において前記貫通穴の外側に突出してもよい。

【0045】これによれば、他の半導体装置に積層するときに、突出する部分を基準として半導体装置の位置合わせが容易となる。

【0046】(24)この半導体装置において、上記半導体装置が積層され、上下の前記半導体素子が前記導電部材によって電気的に接続されてもよい。

【0047】(25)本発明に係る回路基板は、上記半導体装置が搭載されている。

【0048】(26)本発明に係る電子機器は、上記半導体装置を有する。

#### 【0049】

【発明の実施の形態】以下、本発明の好適な実施の形態について図面を参照して説明する。ただし、本発明は、以下の実施の形態に限定されるものではない。なお、以下に示す実施の形態に示す内容は、他の実施の形態においても可能な限り適用することができる。

【0050】(第1の実施の形態)図1(A)～図2(C)は、本発明を適用した第1の実施の形態に係る半導体装置の製造方法を示す図である。図1(A)は、本実施の形態で使用する半導体チップ10(半導体素子)を示す図である。本実施の形態に示す例では、半導体ウェーハを複数に個別切断してなる半導体チップ10を使用する。半導体チップ10は、一般的には直方体(立方体を含む)であるが、その形状は限定されず、球状であってもよい。

【0051】半導体チップ10は、もとの半導体チップ12(又は半導体ウェーハ)の厚みに対して薄く研削されてもよい。詳しくは、半導体チップ10は、集積回路が形成された面(能動面)とは反対の面が研削される。半導体チップ10の厚みは、集積回路が形成された部分が残せれば、できる限り薄くすることが可能である。その厚みは限定されないが、50μm程度であってもよい。薄い半導体チップ10を使用することで、小型かつ高密度の半導体装置を製造できる。

【0052】半導体チップ10の研削は、半導体ウェーハをダイシングする前に行つてもよく、あるいはダイシングした後に行つてもよい。また、半導体ウェーハに、予め半導体チップ10の厚み以上の深さの溝を形成しておき、半導体ウェーハ12を研削することで、複数の薄い半導体チップ10に分割する方法を適用してもよい。

【0053】半導体チップ10は、集積回路が形成された側の面に複数の電極14を有する。電極14は、アルミニウムが一般的であるが、銅などから形成されてもよい。電極14は、設計に応じてその大きさは異なるが、例えば一辺が約100μmの角形をなしてもよい。電極

14は、半導体チップ10の端部又は中央部に形成される。電極14は、半導体チップ10の2辺又は4辺に並んで形成されてもよい。

【0054】半導体チップ10には、電極14の中央部を避けて端部を覆って、パッシベーション膜(図示しない)が形成されることが多い。パッシベーション膜は、例えばSiO<sub>2</sub>、SiN又はポリイミド樹脂などで形成できる。

【0055】電極14上に、メッキ16を形成してもよい。10 メッキ16を形成する工程は、半導体チップ12を研削する前でも後でもよい。メッキ16は、無電解メッキで形成してもよい。メッキ16を電極14上に形成することで、電極14の酸化膜を除去できる。さらに、後の工程で形成するハンダなどを、メッキ16によって濡れやすくすることができる。メッキ16は、電極14の材料によって決められる。電極14がアルミニウムである場合には、例えばメッキ16は、ニッケル及び金を含む材料から形成してもよい。

【0056】本実施の形態に係る半導体装置の製造方法20 は、上述の半導体チップ10を使用して以下の工程を行う。あるいは、この製造方法は、上述の工程のいずれかをさらに含んでもよい。

【0057】図1(B)に示すように、上述の半導体チップ10に第1の貫通穴18を形成する。第1の貫通穴18は、半導体チップ10を、それぞれの電極14の位置で貫通する。第1の貫通穴18は、例えばレーザ(例えばYAGレーザやエキシマレーザ)を使用して形成してもよい。レーザを使用すれば、例えば電極14の一辺が約100μmの角形であっても、電極14の内側の領域に、それよりも小さい径を有する第1の貫通穴18を容易に形成できる。なお、第1の貫通穴18は、平面視において、円形又は角形のいずれであってもよく、その他の形状であってもよい。

【0058】レーザビームは、半導体チップ10の一方の面からのみ照射してもよく、あるいは両面から(順番にあるいは同時に)照射してもよい。前者の場合に、レーザビームは、半導体チップ10の電極14が形成された面とは反対の面から照射してもよい。これによれば、レーザビームの使用によって生じる堆積物を電極14

40 (メッキ16)上に堆積させにくくできる。また、予め電極14(メッキ16)を覆う保護膜(図示しない)を形成し、レーザビームの使用によって生じる堆積物をその保護膜上に堆積させてもよい。これによれば、電極14(メッキ16)上の保護膜を後に剥がせば、電極14(メッキ16)には、余計なものを堆積させずに済む。保護膜は、レジストやインクなどであってもよい。なお、レーザビームを照射するときに、予め窪み(図示しない)を形成し、それを目印としてレーザビームを照射してもよい。

【0059】第1の貫通穴18の内面は、テーパ状に形

成してもよい。例えば、第1の貫通穴18は、半導体チップ10の電極14に近づくに従って小さくなるテープ20を付して形成してもよい。この場合に、第1の貫通穴18の大径は、半導体チップ10の厚みに対して2倍以内の大きさであってもよい。これによると、レーザビームによって、テープ状の第1の貫通穴18を形成しやすい。例えば、半導体チップ10の厚みが約50μmである場合には、第1の貫通穴18の大径を60～80μm程度に形成し、小径を30～40μm程度に形成してもよい。このようなテープ20を付すことで、後の工程で、第2の貫通穴24に同様のテープ26（図2（A）参照）を付すことができる。あるいは、第1の貫通穴18は、半導体チップ10の面に対して垂直な内壁面をなしてもよい。

【0060】これらの工程は、研削時に使用したダイシングテープに複数の半導体チップ10を貼り付けたままで行ってもよい。これによれば、複数の半導体チップ10が並んでなるダイシングラインを基準として、正確な位置でレーザビームを照射することができる。

【0061】図1（C）に示すように、第1の貫通穴18の内側を含む領域に絶縁材料22を設ける。図示するように、絶縁材料22を、第1の貫通穴18を埋めて設けてもよい。これによれば、半導体チップ10を、確実に第1の貫通穴18において絶縁できる。あるいは、絶縁材料22は、第1の貫通穴18の内壁面のみに形成してもよい。なお、絶縁材料22は、樹脂、酸化膜又は窒化膜などによって形成できる。

【0062】図示するように、絶縁材料22を、半導体チップ10における電極14が形成された面とは反対の面を覆って設けてもよい。第1の貫通穴18の延びる方向の延長上に、さらに絶縁材料22を設けてもよい。この場合に、半導体チップ10上で、絶縁材料22を、面一になるように設けてもよい。これによれば、絶縁材料22は、半導体チップ10の全面に設ければよいので、第1の貫通穴18の内側に容易に設けることができる。また、薄く割れやすい半導体チップ10の割れを防止して、その後の工程において、半導体チップ10を取り扱いやすくすることができる。さらに、研削時の熱で半導体チップ10が膨張し反りやすい状態になっても、絶縁材料22によってその反りを吸収できる。すなわち、半導体チップ10に加えられる応力を絶縁材料22によって緩和できる。

【0063】絶縁材料22は、塗布することで設けてもよい。この場合に、絶縁材料22は、樹脂であってもよい。樹脂は、例えばディスペンサーを使用して塗布すればよい。樹脂は、溶剤を飛ばして乾燥させることで半導体チップ10に被覆させやすくできる。これによれば、樹脂を塗布するだけなので、半導体チップ10の取り扱いが容易である。薄く割れやすい半導体チップ10を使用する場合には、半導体チップ10を割らずに済むので

特に効果的である。

【0064】あるいは、絶縁材料22を、スクリーン印刷又はインクジェットプリンタ方式を使用して設けてもよい。特に、インクジェットプリンタ方式によれば、インクジェットプリンタ用に実用化された技術を応用することで、高速かつインクを無駄なく経済的に塗布することが可能である。図示しないインクジェットヘッドは、例えばインクジェットプリンタ用に実用化されたもので、圧電素子を用いたピエゾジェットタイプ、あるいはエネルギー発生素子として電気熱変換体を用いたパルジット（登録商標）タイプ等が使用可能であり、吐出面積および吐出パターンは任意に設定することが可能である。

【0065】なお、絶縁材料22は、化学気相堆積（CVD）や感光性樹脂でマスクを使用して形成してもよく、その手段は限定されない。

【0066】図2（A）に示すように、第2の貫通穴24を形成する。上述の工程で絶縁材料22を、第1の貫通穴18を埋めて設けた後に、第2の貫通穴24を形成してもよい。第2の貫通穴24は、第1の貫通穴18よりも小さい径で形成する。第2の貫通穴24は、絶縁材料22を貫通する。図示するように、絶縁材料22を半導体チップ10の面上に至るまで設けた場合には、第2の貫通穴24は、第1の貫通穴18の延長上に設けられた絶縁材料22の部分をさらに貫通する。

【0067】第2の貫通穴24の形成方法には、第1の貫通穴18について説明した内容を適用できる。すなわち、第2の貫通穴24を、レーザビームを照射して形成してもよい。これによれば、細い貫通穴を形成できるので、第1の貫通穴18の径よりもさらに小さい径を有する第2の貫通穴24を容易に形成できる。

【0068】第2の貫通穴24の内面は、テープ状に形成してもよい。例えば、第2の貫通穴24は、半導体チップ10の電極14に近づくに従って小さくなるテープ26を付して形成してもよい。これによれば、半導体チップ10の電極14が形成された面とは反対側から、例えば、固体の導電部材を嵌め込みやすくできる。第2の貫通穴24は、その内側において半導体チップ10を絶縁材料22で覆いつつ、絶縁材料22を貫通できればよく、その範囲で径の大きさを決めることができる。なお、第2の貫通穴24の平面形状は限定されない。

【0069】あるいは、第2の貫通穴24の内面は、半導体チップ10の面に対して垂直な内壁面をなしてもよい。

【0070】図2（B）に示すように、第2の貫通穴24の内側に導電部材28を設ける。導電部材28は、少なくとも第2の貫通穴24内に設ける。導電部材28は、第2の貫通穴24の中心軸を通るように設けてもよい。あるいは、導電部材28は、絶縁材料22を介して

半導体チップ10との絶縁が図れれば、中心軸からずれて設けててもよい。図示するように、導電部材28を、第2の貫通穴24に充填させてもよい。導電部材28は、導電ペーストであってもよい。導電ペーストとして、導電性樹脂又はハンダ等のロウ材を使用してもよい。導電部材28を、第2の貫通穴24を埋めて設けることで、半導体チップ10の両面に電気的接続を図ることができる。

【0071】あるいは、上述の工程で、絶縁材料22を第1の貫通穴18の内壁面のみに設けた場合には、導電部材28を、第1の貫通穴18の内側で絶縁材料22で囲まれた穴(第2の貫通穴)の中心軸を通るように設ける。この場合でも、導電ペーストを穴に充填させてもよい。

【0072】以上の工程により、図2(B)に示す半導体装置1が得られる。半導体装置1は、電極14を有し、電極14の位置に貫通穴(例えば第2の貫通穴24)が形成された半導体チップ10と、絶縁材料22と、導電部材28と、を含む。

【0073】図示する例では、絶縁材料22は、第2の貫通穴24の内面を含む領域に設けられている。言い換えると、第2の貫通穴24は、絶縁材料22で囲まれて形成される。また、絶縁材料22は、半導体チップ10の電極14が形成された面とは反対の面を覆って設けられてもよい。これによれば、半導体チップ10に加えられる応力を緩和できる。

【0074】導電部材28は、第2の貫通穴24の中心軸を通るように設けられる。導電部材28は、第2の貫通穴24を埋めて設けられてもよい。これによれば、第2の貫通穴24が埋められているので、半導体チップ10の機械的強度を低下させることができない。導電部材28は、半導体チップ10の電極14が形成された面とは反対側において、絶縁材料22又は半導体チップ10の面から露出する。そして、第2の貫通穴24は、上述のようにテープ26が付されてもよく、これに対応して導電部材28の側面がテープ状に形成されてもよい。なお、半導体装置のその他の構成は、製造方法において記載した通りである。

【0075】本実施の形態における半導体装置によれば、貫通穴(例えば第2の貫通穴24)に設けられた導電部材28によって、半導体チップ10の一方の面と他方の面とが電気的に接続される。半導体チップ10の内部において、両面の導通が図られるので、小型の半導体装置を提供できる。

【0076】図2(C)に示すように、上述の方法で形成した複数の半導体チップ10(半導体装置1)を積層する。詳しくは、導電部材28を介して、上下の半導体チップ10を電気的に接続する。すなわち、スタッカ構造の半導体装置を製造する。図示するように、一方の半導体チップ10の電極14が形成された面とは反対の面

を、他方の半導体チップ10の電極14が形成された面に対向させて、上下の半導体チップ10を積層させてもよい。あるいは、電極14が形成された面同士を対向させてもよく、それとは反対の面同士を対向させてもよく、これらを組み合わせて3つ以上の半導体チップ10を積層させてもよい。

【0077】上下の半導体チップ10は、ハンダ30によって電気的に接続してもよい。ハンダ30は、いずれか一方又は両方の半導体チップ10に予め設ければよい。ハンダ30は、ボール状にして搭載してもよく、あるいは溶融時の表面張力で上下の半導体チップ10の間に設けててもよい。

【0078】ハンダ30は、半導体チップ10の電極14(メッキ16)上で、他の半導体チップ10の導電部材28と接合される。ここで、ハンダ30は、上下の半導体チップ10を接続するとともに、電極14(メッキ16)上に設けた側の半導体チップ10における、電極14と、絶縁材料22で絶縁された導電部材28と、を電気的に接続する。すなわち、上下の半導体チップ10の積層と同時に、電極14(メッキ16)上に設けた側の半導体チップ10において、電極14と導電部材28との電気的接続を図ってもよい。これによれば、製造工程の簡略化が図れる。あるいは、積層する前に、1つの半導体チップ10において、予め電極14と導電部材28とを電気的に接続しておいてもよい。この場合に、図示しない導電材料(例えば導電ペースト)を、電極14(メッキ16)と導電部材28とを覆うように設ければ、両者の電気的接続が図れる。図示する例では、最上層の半導体チップ10は、上述の図示しない導電材料によって電極14と導電部材28とが電気的に接続される。

【0079】なお、上下の半導体チップ10の接続形態は、ハンダ30の他に、導電樹脂ペースト(異方性導電材料を含む)、Au-AuもしくはAu-Snなどによる金属接合又は絶縁樹脂の収縮力による接合などのいずれの形態を適用してもよい。例えば、金属接合を図る場合には、半導体チップ10の電極14が形成された面とは反対の面の導電部材28に接続してバンプを設けて、他の半導体チップ10の電極14(メッキ16)上に接合させてもよい。

【0080】最下層の半導体チップ10には、他の半導体チップ10を向く面とは反対の面にハンダ30を設けてよい。ハンダ30は、上述のようにボール状にして設けてもよい。ハンダ30は、図示するように半導体チップ10の電極14が形成された面とは反対の面に形成してもよく、あるいは電極14を向く面に形成してもよい。最下層の半導体チップ10にハンダ30を設けることで、回路基板(マザーボード)又は回路基板に実装するための基板(インターポーラ)に、容易に実装できる。

【0081】あるいは、最下層の半導体チップ10にハンダ30をボール状に形成せずに、回路基板に実装するときに、回路基板側の配線パターンにハンダクリームを塗布して、その溶融時の表面張力で電気的接続を図ってもよい。なお、最下層の半導体チップ10は、電極14が形成された面が回路基板に対向してもよく、それとは反対の面が対向してもよい。なお、半導体装置と回路基板との電気的接続の形態は、これまでに記載の形態を適用してもよい。

【0082】本実施の形態によれば、半導体チップ10の第2の貫通穴24に導電部材28を設けるだけで、半導体チップ10の一方の面と他方の面との電気的接続を図る。導電部材28は、絶縁材料22で囲まれた第2の貫通穴24の中心軸を通るように設ければ確実に電極14との導通を図ることができる。また、半導体チップ10を貫通する導電部材28によって、複数の半導体装置を積層することによって、最小の大きさで、例えば、3段以上のスタック構造の半導体装置を容易に製造できる。

【0083】図3は、本実施の形態の変形例に係る半導体装置の製造方法を説明する図である。本変形例では、絶縁材料22を接着剤として使用して、上下の半導体チップ10を貼り合わせる。絶縁材料22は、樹脂であってもよい。樹脂は、熱硬化性樹脂であることが好ましい。樹脂は、半導体チップ10における電極14が形成された面とは反対の面に設ける。

【0084】まず、複数の半導体チップ10を積み重ねる前に、樹脂を加熱してその接着力を発現させる。言い換えると、樹脂を、硬化が完了しない状態（半硬化状態）になる程度に加熱する。これによって、半導体チップ10の面に設けた樹脂を接着剤として使用することで、上下の半導体チップ10を貼り合わせることができる。

【0085】そして、複数の半導体チップ10を積層するとともに、一方の半導体チップ10に設けた樹脂によって、上下の半導体チップ10を接着する。すなわち、樹脂は、上下の半導体チップ10の間に、それぞれの半導体チップ10の面に密着して設けられる。これによれば、樹脂でそれぞれの半導体チップ10の間が埋められるので、半導体装置に加えられる応力（熱応力など）を緩和することができる。

【0086】上下の半導体チップ10を貼り合わせた後に、樹脂を加熱して硬化させる。詳しくは、上下の半導体チップ10を貼り合わせたときに半硬化状態であった樹脂を、その硬化が完了する状態になる程度に加熱する。この場合に、樹脂を硬化収縮させてもよい。すなわち、それぞれの半導体チップ10の面に接着した樹脂を硬化収縮させることで、上下の半導体チップ10を密着させる。これによれば、一方の半導体チップ10の導電部材28（ハンダ30）と、他方の半導体チップ10の

電極14（メッキ16）と、を樹脂の収縮力によって機械的に接続することができる。すなわち、改めて半導体チップ10を、他の半導体チップ10に向けて押圧する必要がない。したがって、製造工程の簡略化が図れる。

【0087】なお、接着剤として使用する樹脂は、上述の絶縁部材22とは別工程で設けてよい。すなわち、第1の貫通穴18の内側に設ける絶縁部材22とは別に、半導体チップ10における電極14が形成された面とは反対の面に樹脂を設けてよい。

10 【0088】本変形例では、接着剤として使用した樹脂で、上下の半導体チップ10の間を埋める例を示したが、上下の半導体チップ10を積層した後に、両者の間に樹脂を注入する方法を適用してもよい。この場合でも、上下の半導体チップ10の間に樹脂を充填させて、半導体装置に加えられる応力（熱応力など）を緩和することができる。

【0089】本変形例に係る半導体装置4は、複数の半導体チップ10と、それぞれの半導体チップ10の間に埋められた樹脂（絶縁材料22）と、を含み、その形態20は既に記載の通りである。

【0090】（第2の実施の形態）図4（A）及び図4（B）は、本発明を適用した第2の実施の形態に係る半導体装置の製造方法を示す図である。本実施の形態では、導電部材28の形成方法が上述と異なる。

【0091】図4（A）に示すように、本実施の形態では第1及び第2の半導体チップ11、13を用意する。第1及び第2の半導体チップ11、13は、上述工程によって、それぞれの半導体チップの電極14の位置で貫通する第2の貫通穴24が形成されている。本実施の形30態では、導電部材を四角形の状態で、第2の半導体チップ13における第2の貫通穴24の内側に設ける。導電部材は、バンプ32であってもよい。バンプ32は、ハンダ又は金などから形成してもよい。

【0092】第1の半導体チップ11の電極14（メッキ16）にバンプ32を接続して設ける。詳しくは、第1及び第2の半導体チップ11、13を積層して配置するときに、予め下側となる第1の半導体チップ11の電極14（メッキ16）上に、バンプ32を形成する。図示する例では、第1の半導体チップ11は、上述の実施40の形態における製造方法によって、第2の貫通穴24に導電ペーストが充填された半導体チップ10である。バンプ32は、第1の半導体チップ11のそれぞれの電極14に形成する。バンプ32は、図示するように、複数個を積層させて形成してもよい。この場合に、異なる種類の金属バンプ同士を積層させてもよい。例えば、電極14の側から金バンプ、その上にハンダバンプを積層させてもよい。図示するように、バンプ32は、第2の貫通穴24の深さ以上の高さで形成してもよい。バンプ32の径は、少なくとも先端部（先端部のみ又は全部）が50 第2の貫通穴24に入り込める大きさで形成する。

【0093】バンプ32の形成方法は、メッキ法、蒸着法又はボールバンプ法などがあり、いずれの方法を適用してもよい。特に、ボンディングワイヤを溶融してボール状に形成するボールバンプ法では、複数のバンプを積層させやすいので、一定以上の高さ（例えば第2の貫通穴24の深さ以上の高さ）を有する積層されたバンプ32を形成しやすい。

【0094】バンプ32によって、第1の半導体チップ11において、電極14と導電部材28（導電ベースト）との電気的接続を図ってもよい。これによれば、第2の半導体チップ13に設けるためのバンプ32の配置と、第1の半導体チップ11における電極14と導電部材28との電気的接続を同時に行えるので、製造工程の簡略化が図れる。バンプ32を形成した後、第2の半導体チップ13における第2の貫通穴24に、第1の半導体チップ11に設けたバンプ32を嵌め込む。バンプ32は、第2の貫通穴24を貫通してもよく、あるいは、第2の貫通穴24を貫通せずにその内側に先端部が位置してもよい。また、バンプ32の基端部は、第2の半導体チップ13における絶縁材料22の面から突出するように、第2の貫通穴24の外側に位置してもよい。また、図示するように、第2の貫通穴24に上述のテープ26が付されている場合には、第2の貫通穴24にバンプ32を入り込みやすくすることができる。

【0095】バンプ32を第2の貫通穴24に嵌め込んだ後、バンプ32を溶融させてよい。この場合に、バンプ32は、ハンダで形成されることが好ましい。バンプ32を溶融させることで、導電部材を第2の貫通穴24に充填させることができる。すなわち、第2の半導体チップ13における第2の貫通穴24の隙間を埋めることで、第2の半導体チップ13の機械的強度を高めることができる。

【0096】あるいは、例えば金などからなるバンプ32であれば、図示するように、挿入時の形態をそのままにして、第2の貫通穴24の内側にバンプ32を形成しておいてもよい。いずれにしても、第2の貫通穴24の中心軸に、確実に導電部材を形成できる。

【0097】図4（B）に示すように、第1及び第2の半導体チップ11、13を積層した後に、同様にして、さらに半導体チップを積み重ねるために、最上層の第2の半導体チップ13にバンプ32を形成してもよい。これによって、第2の半導体チップ13において、電極14と第2の貫通穴24内の導電部材（バンプ32）との電気的接続を図ることができる。

【0098】以上の工程によれば、第1及び第2の半導体チップ11、13の両面をバンプ32で導通させるとともに、第1及び第2の半導体チップ11、13を積層させていくことができる。したがって、製造工程の簡略化が図れる。

【0099】本実施の形態の第1変形例として、別部材

（例えば基板など）に予めバンプ32を上述の構成で設けておき、半導体チップ10を前記別部材に重ねることで、バンプ32を半導体チップ10の第2の貫通穴24に嵌め込んだ後に、バンプ32を前記別部材から剥がして、半導体チップ10に導電部材を設けてもよい。すなわち、転写法によって、半導体チップ10の第2の貫通穴24にバンプ32を嵌め込んでもよい。この場合に、バンプ32の一部が第2の貫通穴24において、例えば電極14が形成された面とは反対側の外側に突出しているれば、他の半導体チップ10に積層するときに、突出する部分を基準として半導体チップ10の位置合わせが容易となる。なお、本変形例に係る半導体装置の構成及びその効果は、既に説明した通りである。

【0100】図5は、本実施の形態の第2変形例に係る半導体装置の一部を示す図である。本変形例では、複数の半導体チップ60、62、64、66が積層され、上下の半導体チップの接続において、いずれかの半導体チップの導電部材（例えばバンプ32）は、下側の半導体チップの電極14における第2の貫通穴68を避けた部分に電気的に接続される。言い換えると、1つの電極14の平面視において、導電部材を接続する部分と、第2の貫通穴68によって開口する部分と、を平面的に重ならないように設ける。

【0101】これによれば、複数の半導体チップ60～66を積層する前に、予め電極14に電気的に接続して設けるバンプ32を、電極14（メッキ16）の面に設けることができる。すなわち、バンプ32を、下側の半導体チップにおける第2の貫通穴68上に設けなくて済むので、電極14のほぼ平坦な面と、より安定した状態で電気的接続が図れる。

【0102】さらに、バンプ32は、下側の半導体チップの電極14と、下側の半導体チップの第2の貫通穴68に設けられた他のバンプ32と、の両方と同時に電気的に接続する必要がない。すなわち、バンプ32と下側の半導体チップの電極14とを電気的に接続する工程と、下側の半導体チップの電極14と下側の半導体チップの第2の貫通穴68内のバンプ32とを電気的に接続する工程と、を別々にして行うことができる。これによって、電気的接続の不良を少なくして、製造時の歩留りを高めることができる。

【0103】なお、電極14と、その電極14が形成された半導体チップを貫通して設けられた導電部材（例えばバンプ32）と、は導電ペースト等の導電材料70によって電気的に接続する。詳しくは、導電材料70を、電極14（メッキ16）と導電部材（例えばバンプ32）とを覆うように設けることで、両者の電気的接続を図ることができる。

【0104】本変形例におけるその他の形態は、複数の半導体チップ60～66のうち上下に積層される任意の2つを第1及び第2の半導体チップとして、上述の内容

を適用することができる。また、本変形例における半導体装置の製造方法は、既に説明した通りである。

【0105】(第3の実施の形態) 図6(A)及び図6

(B)は、本発明を適用した第3の実施の形態に係る半導体装置の製造方法を示す図である。本実施の形態では、第2の貫通穴25の形態が上述と異なる。

【0106】図6(A)に示すように、本実施の形態では、第2の貫通穴25を、テーパ27が付して形成する。詳しくは、第2の貫通穴25を、半導体チップ10の電極14から離れるに従って小さくなるテーパ27を付して形成する。第2の貫通穴25は、例えばレーザビームを半導体チップ10の電極14側から照射して形成してもよく、あるいは、それとは反対側から照射して形成してもよい。なお、第2の貫通穴25のその他の形態及び形成方法は、上述に記載の通りである。

【0107】図6(B)は、上述の第2の貫通穴25が形成された半導体チップ10を有する、スタック構造の半導体装置5を示す図である。第2の貫通穴25は、その中心軸を通るように導電部材34が設けられる。図示する例では、第2の貫通穴25には導電部材34が埋められている。例えば、導電部材34は、第2の貫通穴25に固形のバンプが嵌め込まれて、そのバンプが溶融することで第2の貫通穴25に充填され、再び固化することで形成されてもよい。この場合に、バンプは、ハンダバンプであってもよい。固化した導電部材34の一部は、第2の貫通穴25における径の小さい側の開口部から突出してもよい。これによれば、第2の貫通穴25の内面に付されたテーパ27によって、導電部材34の抜け止めを図ることができる。詳しくは、図示するように、第2の貫通穴25の内側と、第2の貫通穴25の小径の開口部から外側に突出する部分と、に一体的に導電部材34を設けた場合に、導電部材34を第2の貫通穴25から抜けにくくすることができる。なお、他の構成及び効果は、上述と同様であってもよい。

【0108】上述した半導体装置の製造方法は、半導体チップ10に対して行ったが、図7に示すように、これを半導体ウェーハ40(半導体素子)に対して行ってもよい。半導体ウェーハは、との厚みに対して薄く研削されたものを使用して上述の工程を行ってもよい。半導体ウェーハ40は、上述の製造方法を適用して複数を上下に積層した後に、個々の半導体チップ10にダイシングしてもよい。詳しくは、積層されてなる複数の半導体ウェーハ40を、上下方向に切断して、スタック構造の半導体チップ10に分割してもよい。あるいは、上下に積層する工程の前まで、半導体ウェーハ40に対して上述の工程を行い、その後、ダイシングした個々の半導体チップ10を積層させてスタック構造の半導体装置を製造してもよい。このように、半導体ウェーハ40に対して上述の工程を行うことで、効率良く半導体装置を製造できる。なお、半導体ウェーハについては、ウェーハC

S Pと呼ばれる半導体ウェーハに再配置配線処理を行ったものや、応力緩和構造を設けたものにも本発明を適用できる。

【0109】図8には、本発明を適用した実施の形態に係る半導体装置7を実装した回路基板50が示されている。回路基板50には例えばガラスエポキシ基板等の有機系基板を用いることが一般的である。回路基板50には例えば銅などからなる配線パターン52が所望の回路となるように形成されていて、それらの配線パターン52と半導体装置7のハンダ30とを機械的に接続することとこれらの電気的導通を図る。

【0110】あるいは、第2の実施の形態に係る半導体装置の製造方法を適用して、例えば回路基板50の配線パターン52にポールバンプ等のバンプ32を予め形成しておき、その上に半導体チップ10(1つ又は積層されてなる複数の半導体チップ10)を載せることで、第2の貫通穴24にバンプ32を嵌め込んでもよい。

【0111】あるいは、半導体装置7を回路基板50に実装するための図示しない基板(インターポーラ)に実装し、基板に形成する外部端子によって回路基板50との電気的接続を図ってもよい。

【0112】そして、本発明を適用した実施の形態に係る半導体装置を有する電子機器として、図9にはノート型パソコンコンピュータ100、図10には携帯電話200が示されている。

【0113】なお、上述した実施の形態の「半導体チップ」を「電子素子」に置き換えて、電子部品を製造することもできる。このような電子素子を使用して製造される電子部品として、例えば、光素子、抵抗器、コンデンサ、コイル、発振器、フィルタ、温度センサ、サーミスター、バリスタ、ボリューム又はヒューズなどがある。

【図面の簡単な説明】

【図1】図1(A)～図1(C)は、本発明を適用した第1の実施の形態に係る半導体装置の製造方法を示す図である。

【図2】図2(A)～図2(C)は、本発明を適用した第1の実施の形態に係る半導体装置の製造方法を示す図である。

【図3】図3は、本発明を適用した第1の実施の形態の40変形例に係る半導体装置の製造方法を説明する図である。

【図4】図4(A)及び図4(B)は、本発明を適用した第2の実施の形態に係る半導体装置の製造方法を示す図である。

【図5】図5は、本発明を適用した第2の実施の形態の変形例に係る半導体装置の一部を示す図である。

【図6】図6(A)及び図6(B)は、本発明を適用した第3の実施の形態に係る半導体装置の製造方法を示す図である。

【図7】図7は、本発明を適用した実施の形態に係る半

19

20

導体装置の製造方法を示す図である。

【図8】図8は、本発明を適用した実施の形態に係る半導体装置が実装された回路基板を示す図である。

【図9】図9は、本発明を適用した実施の形態に係る半導体装置を有する電子機器を示す図である。

【図10】図10は、本発明を適用した実施の形態に係る半導体装置を有する電子機器を示す図である。

【符号の説明】

10 半導体チップ

14 電極

18 第1の貫通穴

22 絶縁材料

24 第2の貫通穴

25 第3の貫通穴

26 テーパ

27 テーパ

28 導電部材

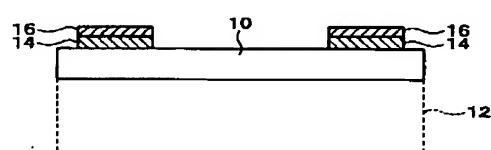
32 バンプ

34 導電部材

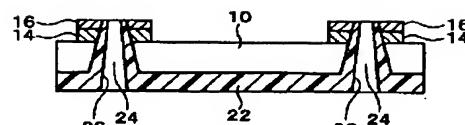
10 40 半導体ウェーハ

【図1】

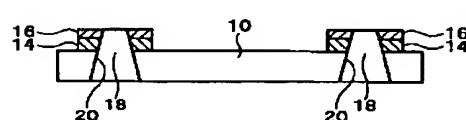
(A)



(A)

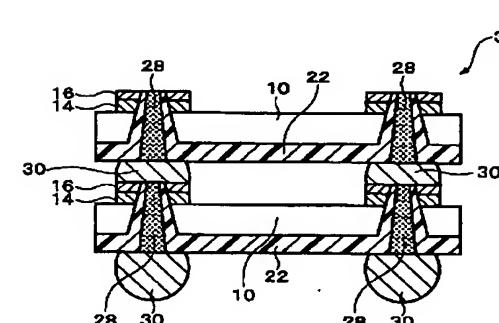
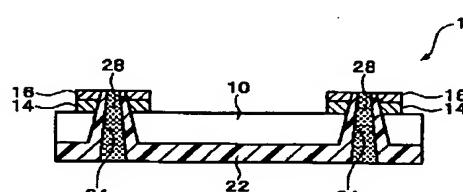
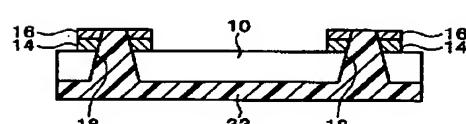


(B)

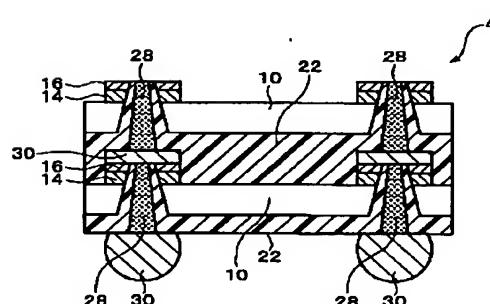


(C)

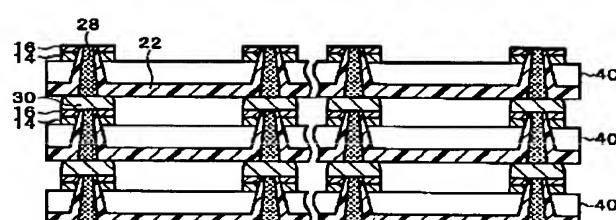
(D)



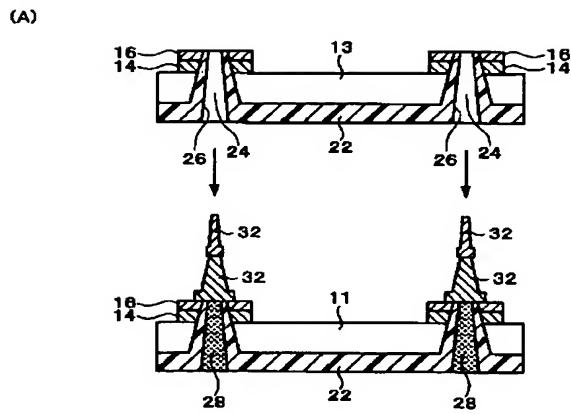
【図3】



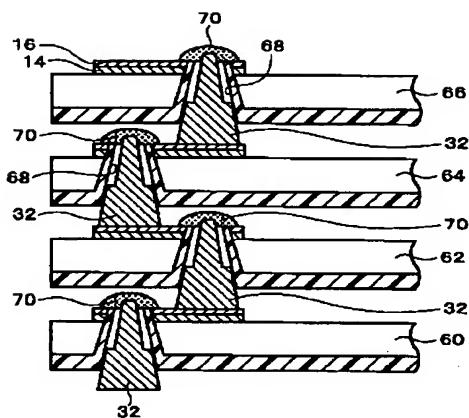
【図7】



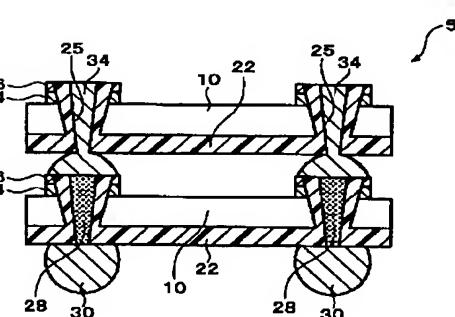
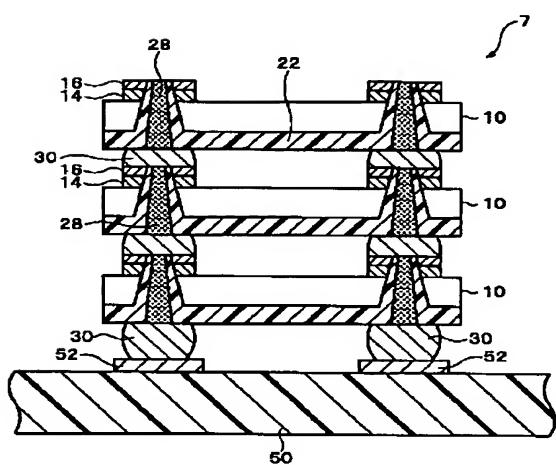
【図4】



【図5】



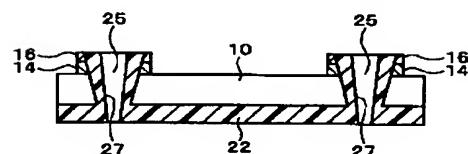
【図8】



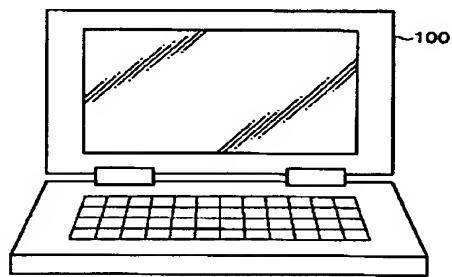
(B)

【図6】

(A)



【図9】



【図10】

